

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...

Esercizio 1

Di un nMOS sono note la tensione di soglia V_T , la capacità specifica dell'ossido C_{OX} , la mobilità μ_n , le dimensioni W e L , la tensione di gate applicata V_{GS} .

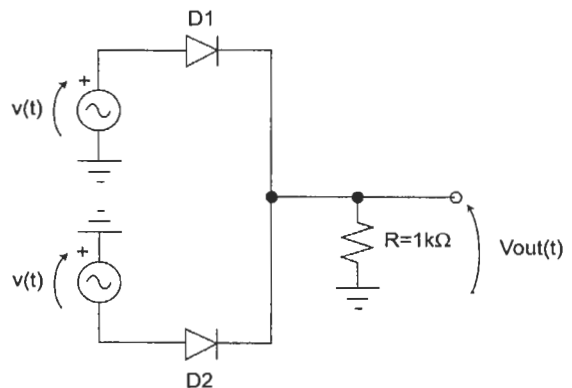
- Disegnare il profilo di carica lungo il canale per $V_{DS}=0$ e determinare l'espressione della quantità totale di carica libera (o mobile, elettroni) nel canale.
- Disegnare il profilo di carica lungo il canale per $V_{DS}=V_{DSsat}$ e determinare l'espressione della quantità totale di carica libera (o mobile, elettroni) nel canale.
- Se lo spessore dell'ossido venisse dimezzato, a parità di tutti gli altri parametri, come varia la carica calcolata ai punti precedenti?

Esercizio 2

Nel circuito a diodi in Fig.1 i due generatori producono un segnale pari a $v(t) = 5 \text{ Volt} \sin(2\pi f t)$ con $f = 10 \text{ MHz}$. (attenzione, notare il segno dei due generatori). Si assuma che la tensione di accensione del diodo sia $V_D = 0.7 \text{ V}$.

- Disegnare su due diagrammi temporali quotati l'andamento di $v(t)$ e di $V_{out}(t)$.
- Qual è la massima tensione inversa che cade ai capi di un diodo?
- Disegnare in un diagramma temporale quotato la corrente in D1 e in D2.
- Qual è il valore massimo di potenza (potenza di picco) dissipata in un diodo?
- Quanto vale la potenza media dissipata in un diodo?

Fig. 1

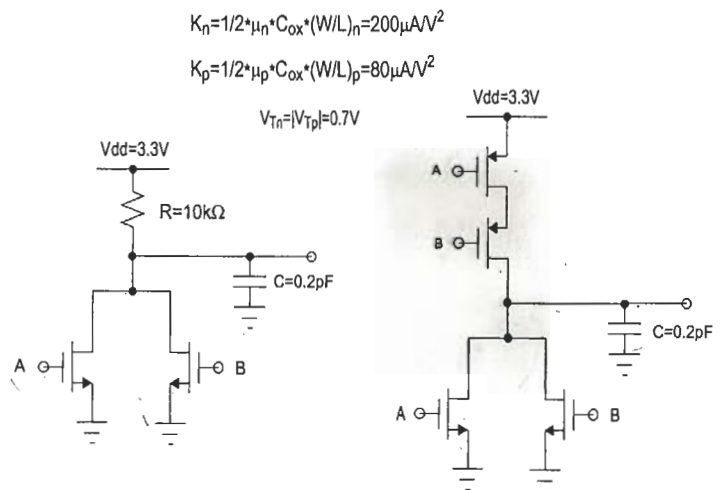


Esercizio 3

In Figura 2 sono rappresentate due porte logiche che sintetizzano la stessa funzione logica.

- Di che funzione logica si tratta?
- Si consideri il caso in cui entrambi gli ingressi commutano da V_{DD} a zero. Calcolare il tempo di pull-up nei due circuiti (si consideri esaurito il transitorio al 90% di V_{DD}).
- Volendo dimezzare il tempo di pull-up nella porta con carico resistivo, a parità di capacità di carico, cosa si può fare? In questo caso, la dissipazione di potenza potrebbe variare? Perché?
- Calcolare il valore del livello basso di uscita nei due circuiti, assumendo entrambi gli ingressi a V_{DD} .

Fig. 2



Esercizio 4

Nel circuito in figura la capacità C si può considerare cortocircuitata per qualunque frequenza del segnale in ingresso.

- Polarizzare il circuito.
- Applicando il segnale (generatore) di corrente, calcolare il guadagno V_{out}/I_{in} .
- Applicando il segnale di tensione calcolare il guadagno V_{out}/V_{in} .

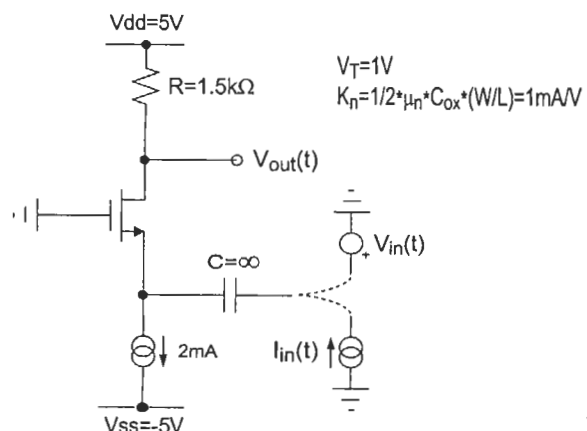


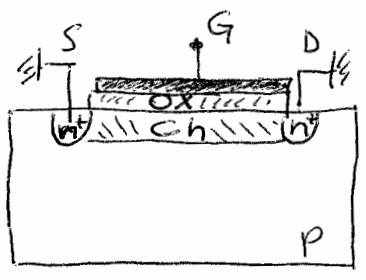
Fig. 3

Prova in itinere del 23/11/2004

Traccia della soluzione

Es. 1

1 a)

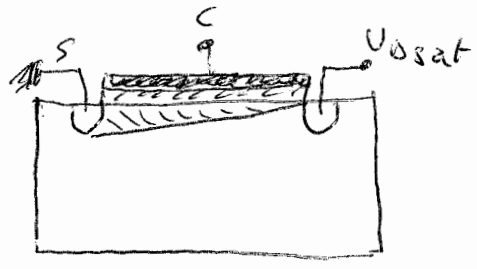


La carica nel canale vale

$$Q = C_{ox} W \cdot L \cdot V_{OVERDRIVE}$$

$$= C_{ox} W \cdot L (V_{GS} - V_T)$$

1 b)



Data la forma del canale, la carica è la metà del caso precedente

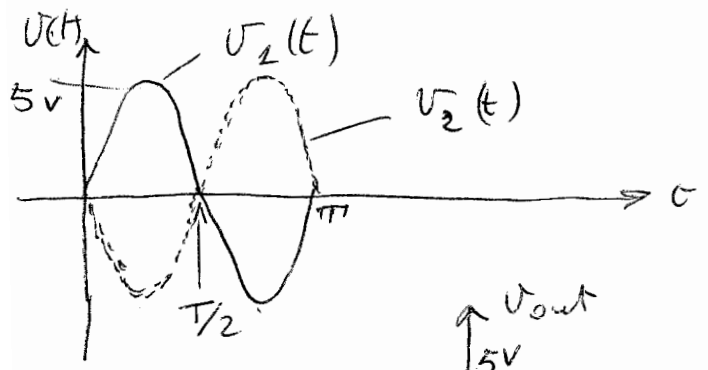
1 c)

Siccome $C_{ox} = \frac{\epsilon_{silicio}}{t_{ox}}$, dove $\epsilon_{silicio}$ è

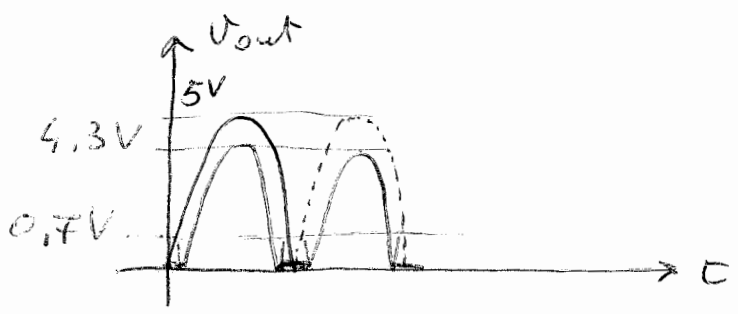
la costante dielettrica del silicio e t_{ox} è lo spessore dell'ossido, se si dimezza lo spessore la capacità raddoppia, e con essa la carica elettrica nel canale

Es. 2

2 a) Si noti che i generatori sono sfasati di 180° . Indicando con $V_1(t)$ e $V_2(t)$ rispettivamente il generatore nel ramo di D_1 e quello nel ramo di D_2 , si ha

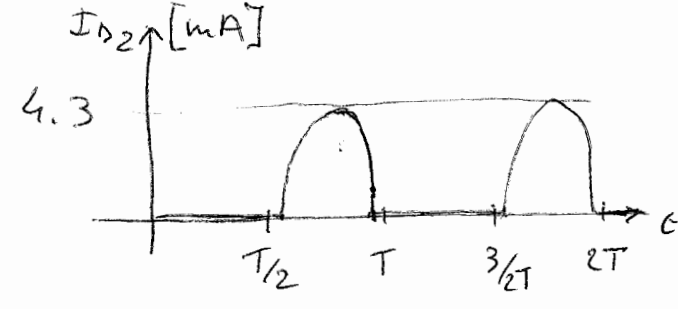
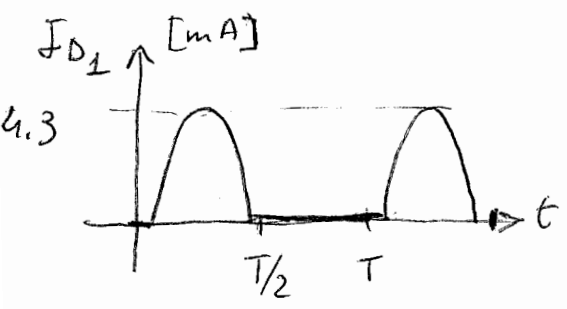


I diodi conducono durante le semionde positive quando $v(t) > 0.7V$



2 b) la massima tensione inversa ai capi di un diodo è di 4.3V

2c) La corrente in D_1 e in D_2 è la stessa che scorre nella resistenza da $2k\Omega$



2d) $P_{Peak} = V_D \times I_{picco} = 0.7V \cdot 4.3mA = 3.01mW$

2e)
$$\bar{P} = \frac{1}{T} \int_0^T V_D(t) \cdot I_D(t) dt \approx \frac{1}{T} \int_0^{T/2} 0.7V \cdot 4.3mA \cdot \sin(2\pi ft) dt =$$

$$= \frac{P_{peak}}{T} \int_0^{T/2} \sin(2\pi ft) dt = \frac{P_{peak}}{T} \left(-\frac{1}{2\pi f} \right) \left[\cos(2\pi ft) \right]_0^{T/2} =$$

$$= \frac{P_{peak}}{\pi} = \frac{0.7 \cdot 4.3}{\pi} = 955 \mu W$$

Es. 3

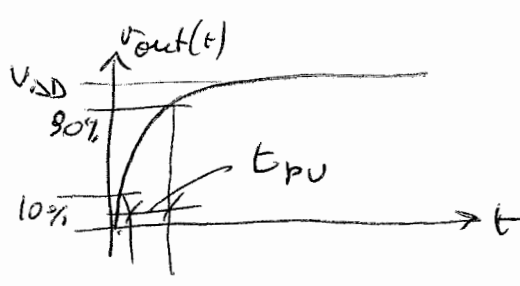
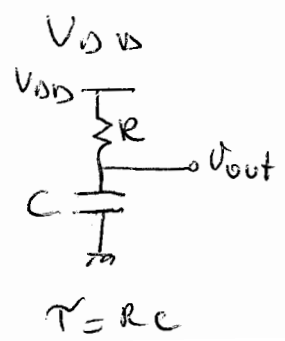
3a)

A	B	OUT
0	0	1
0	1	0
1	0	0
1	1	0

$OUT = \overline{A+B} = \bar{A} \cdot \bar{B} \Rightarrow NOR$

3b) Il tempo di pull-up t_{pu} lo valuteremo tra il 10% e il 90% di V_{DD}

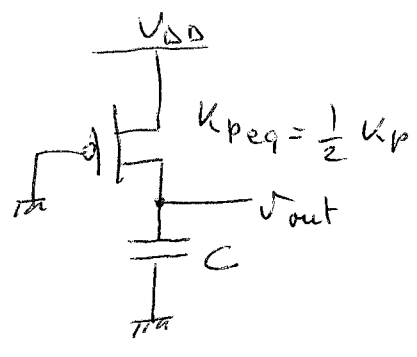
- NOR con carico resistivo: nella fase di pull-up equivale a una rete RC in cui il condensatore si carica da 0V a



$$t_{pu} = -\tau \ln \left(\frac{V_{out}(t_{pu}) - V_{DD}}{0.1V_{DD} - V_{DD}} \right) =$$

$$= 4 \mu s$$

- Nel NOR CMOS il condensatore viene caricato dal PMOS equivalente alla rete dei PMOS della porta



Per $0 < V_{out}(t) < |V_{TP}|$
 il pMOS equivalente è in saturazione
 quindi

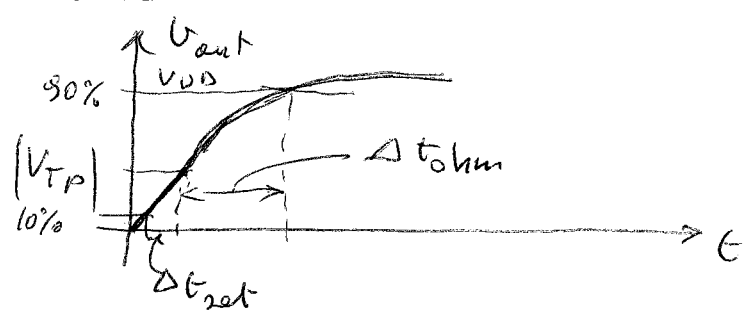
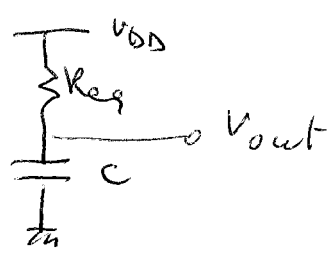
$$V_{out}(t) = V_{out}(0) + \frac{I_D \Delta t_{sat}}{C}$$

dove $I_D = k_{peq} (V_{DD} - |V_{TP}|)^2 = 270 \mu A$

e $\Delta t_{sat} = \frac{|V_{TP}| - 0.1 V_{DD}}{I_D} C = 274 ps$

Per $|V_{TP}| < V_{out}(t) < V_{DD}$ il pMOS equivalente lavora in zona ohmica. Approssimando il pMOS equivalente con una resistenza peria $R_{eq} = \frac{\Delta V}{\Delta I} = \frac{V_{DD} - |V_{TP}|}{I_D} = 9.6 k\Omega$

ritorniamo a una rete RC



$$\Delta t_{ohm} = -\tau \ln \left(\frac{0.9 V_{DD} - V_{DD}}{|V_{TP}| - V_{DD}} \right) = 3.96 \mu s$$

da cui $t_{p0} = \Delta t_{sat} + \Delta t_{ohm} = 4.2 \mu s$

se invece, per calcolare Δt_{ohm} , non facciamo approssimazioni ma usiamo l'espressione della corrente del MOS in zona ohmica il conto è più complicato. Ripeto di seguito i paraggi senza commenti

$$I_D = k_{eq} [2 (|V_{GS}| - |V_{TP}|) |V_{DS}| - V_{DS}^2]$$

$I_D = -C \frac{dV_{out}}{dt}$ dove $|V_{DS}| = V_{DD} - V_{out}$

4

Posto $\alpha = 2 (|V_{GS}| - |V_{TP}|) = 5.2V$

$V_{out}(\Delta t_{ohm}) = 0.8 V_{DD} = 3V$ $V_{out}(0) = |V_{TP}| = 0.7V$

si troverebbe

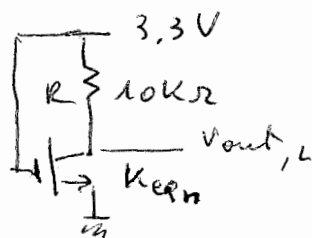
$$\Delta t_{ohm} = \frac{C}{\alpha K_{eq}} \left[\ln \left(\frac{V_{DD} - V_{out}(\Delta t_{ohm}) - \alpha}{V_{DD} - V_{out}(0) - \alpha} \right) - \ln \left(\frac{V_{DD} - V_{out}(\Delta t_{ohm})}{V_{DD} - V_{out}(0)} \right) \right]$$

$\Delta t_{ohm} = 2.68 \mu\text{sec} \rightarrow t_{pu} \approx 2.8 \mu\text{s}$

Il calcolo approssimato è molto conservativo.

d) NOR CMOS : $V_{out,L} = 0V$

NOR resistivo :



$K_{eqn} = 2K_n = 400 \mu\text{A}/\text{V}^2$

Facendo l'ipotesi che il MOS sia in zona ohmica

$$K_{eqn} \left[2 (V_{DD} - V_{Tn}) V_{GS} - V_{GS}^2 \right] = \frac{V_{DD} - V_{out,L}}{R}$$

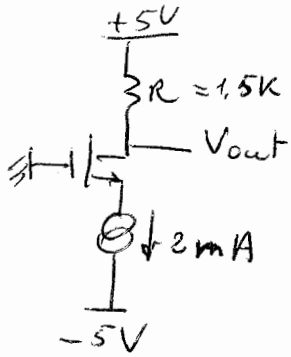
\downarrow
 $= V_{out,L}$

$V_{out,L} = \begin{cases} 5.83V \\ 0.162V \end{cases}$

\Rightarrow il MOS è effettivamente

in zona ohmica

4a) Polarisazione



$$V_{out} = 5V - R \cdot 2mA = 2V = V_{DS}$$

In MOS saturation: $I_D = K_n (V_{GS} - V_T)^2 = 2mA$

$$V_{GS} = V_T + \sqrt{\frac{I_D}{K_n}} = 2.4V$$

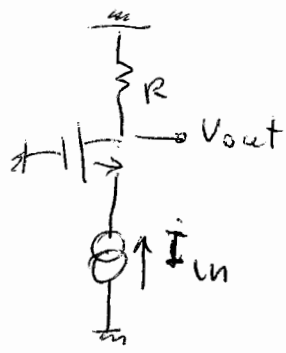
$$V_S = 0 - V_{GS} = -2.4V$$

$$V_{DS} = V_D - V_S = [2 - (-2.4V)] = 4.4V$$

$$V_{DS} > V_{OV} = 1.4V \Rightarrow \text{MOS saturation}$$

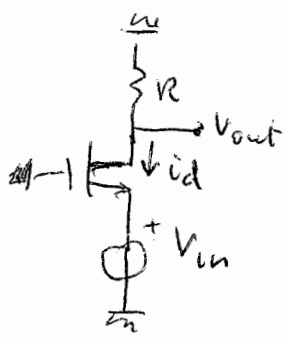
$$g_m = \frac{2I_D}{V_{OV}} = 2.86 \text{ mA/V}$$

4b)



$$V_{out} = I_{in} \cdot R \Rightarrow \frac{V_{out}}{I_{in}} = R = 1.5k\Omega$$

4c)



$$i_{d1} = g_m V_{GS} \quad V_{GS} = -V_{in}$$

$$V_{out} = -R i_d = R g_m V_{in}$$

$$\frac{V_{out}}{V_{in}} = g_m R = 4.3$$