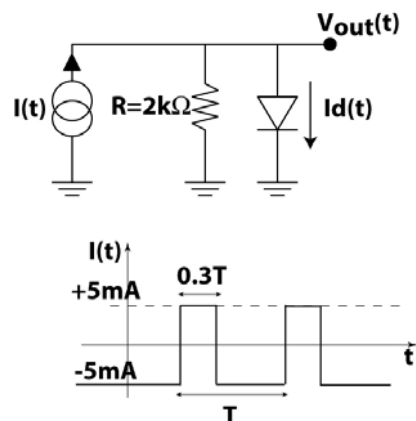


Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...

### Esercizio 1

Si considerino il circuito e la forma d'onda periodica di corrente  $I(t)$  mostrati in figura. Si assuma che il periodo della forma d'onda sia  $T=1 \mu\text{s}$  e che la tensione di accensione del diodo sia  $V_D=0.7 \text{ V}$ .

- Disegnare su due diagrammi temporali quotati l'andamento di  $V_{\text{out}}(t)$  e di  $I_d(t)$ .
- Calcolare la potenza *massima* (di picco) dissipata nel diodo e la potenza *media*.
- Ridisegnare il grafico quotato di  $V_{\text{out}}(t)$  e di  $I_d(t)$  sapendo che la tensione di rottura del diodo e'  $V_B=6 \text{ V}$ .
- Aggiungere una capacita'  $C=100 \mu\text{F}$  in parallelo al diodo e assumere che la corrente di ingresso sia un gradino da 0 a 10 mA. Dopo  $1 \mu\text{s}$  dall'applicazione del gradino il diodo risulta acceso (assumere  $C$  inizialmente scarica)? Giustificare la risposta.



### Esercizio 2

Si consideri una memoria DRAM alimentata tra 0 e  $V_{\text{dd}}=2.5 \text{ V}$ .

- Disegnare la cella elementare della memoria DRAM, costituita dall'elemento di memoria, il pass-transistor, la *WordLine* e la *BitLine*.
- Calcolare il valore alto ("1") di tensione sulla capacita' di memoria  $C_m$  assumendo che la tensione di soglia del pass-transistor sia  $0.5 \text{ V}$ .
- Si assuma ora di voler leggere il valore "1" memorizzato sulla capacita' di memoria  $C_m$  (calcolato al punto precedente). Assumendo che la *BitLine* venga precaricata a  $V_{\text{dd}}/2$  e che la sua capacita' sia pari a  $C_b=10 \text{ pF}$ , determinare il valore minimo di  $C_m$  affinche' la variazione di tensione della *BitLine*, al termine del transitorio di lettura, sia superiore a  $10 \text{ mV}$ .
- Si ipotizzi la capacita'  $C_m$  pari a  $1 \text{ pF}$  carica al valore alto ("1"). Sapendo che la resistenza di perdita in parallelo a  $C_m$  vale  $10^9 \Omega$ , calcolare in quanto tempo la capacita' perde meta' della carica iniziale.

### Esercizio 3

Una porta logica NOT in tecnologia CMOS, alimentata a  $V_{\text{dd}}$ , commuta alla frequenza  $f$  e pilota una capacita'  $C$ .

- Elencare i diversi tipi di potenze dissipate dalla porta e darne una spiegazione sintetica.
- Si supponga ora di sostituire la porta logica con un'altra avente rapporti  $(W/L)$  doppi (per entrambi i transistori). Come variano le potenze elencate al punto precedente? Giustificare la risposta.

### Esercizio 4

Si consideri l'amplificatore in figura.

- Polarizzare il circuito.
- Quale e' la frequenza del segnale di ingresso oltre la quale la capacita'  $C_I$  puo' essere considerata un cortocircuito? Giustificare la risposta.
- Assumendo che  $C_I$  sia in cortocircuito, calcolare il guadagno di piccolo segnale  $v_{\text{out}}/v_{\text{in}}$  a bassa frequenza e ad alta frequenza.
- Nel secondo caso del punto c (frequenza del segnale molto alta), sapendo che il segnale di ingresso  $v_{\text{in}}$  ha ampiezza di picco pari a  $10 \text{ mV}$ , calcolare il valore di picco della corrente di segnale che scorre in  $C$ .

